單晶碳化矽在微電子及微感測元件之 應用

Applications of Single Crystal SiC in Microelectronic Devices and Microsensors

張煒旭、黃宇中、林稔杰 Wei-Hsu Chang, Yu-Chung Huang, Ren-Jie Lin

> 由於寬能帶的特性,使得基於單晶碳化矽製作出之微電子或微感測元件具有耐高電壓、耐高 溫與具吸收及發射紫外光等特性。本文就近年來全球對基於單晶碳化矽所開發之微製造技術 加以介紹,其包括長晶、氧化、摻雜、金屬接點及蝕刻等技術;另外並介紹由單晶碳化矽所 製成之微電子及微感測元件,以了解單晶碳化矽之實用價值。

> Because of the wide band gap, microelectronic devices and microsensors based on single crystal silicon carbide own not only abilities to emit and absorb UV light but also performance of working at high voltage so well as in high temperature environment. In this article, the recent SiC process, such as growing of single crystal, thermal oxidation, impurity doping, metal contacting and dry/wet etching, will be discussed. Additionally, diverse SiC electronic devices and microsensors will also be described with respect to different applications.

一、前言

碳化砂 (silicon carbide, SiC) 屬於較砂、鍺等半 導體材料後期發展起來之寬能帶 (bandgap) 半導體 材料。其材料特性和常用之半導體材料:砂(Si)及 砷化鎵 (GaAs) 比較如表 1 所示。由於其具寬能帶 的特性,其所製作之元件可於異常高溫的環境下工 作 (900 °C),而不會使其本質載子 (intrinsic carrier) 因熱產生完全之傳導現象 (intrinsic conduction effect)。又由於該寬能帶的特性,使得該材料可以 發射和偵測短波長之光波,進而可以製作藍發光二 極體 (blue light emitting diode) 和檢測紫外光之光檢 測器 (UV light photodetector)。其餘的特性,如高 於砂十倍的崩潰電場、高於矽兩倍的熱傳導係數及 飽和電子漂移速度 (saturated electron drift velocity), 使得基於該材料所製作出之電子元件具有高電壓、 高電功率和高頻率等的應用。由表 1⁽¹⁾ 所列之碳化 矽 Johnson's 優值 (figure of merit) 和 Keyes' 優值, 其皆高於矽和砷化鎵。因此可預期:以碳化矽所製 作之功率放大器及積體電路,其性能及密度將更優 於以矽和砷化鎵所製之功率放大器及積體電路。

特性	Si	GaAs	6H-SiC	4H-SiC	3C-SiC
能帶 (bandgap, eV)	1.12	1.43	3.03	3.26	2.2
晶格係數 (lattice parameter, Å)	5.43	5.65	a = 3.081 c = 15.12	a = 3.073 c = 10.05	4.36
密度 (density, g/cm ³)	2.328	5.32	3.21	3.21	3.21
介電常數 (dielectric constant)	11.8	12.5	9.6	9.6	9.7
折射率 (reflection index)	3.5	3.4	2.7	2.7	2.7
飽和電子漂移速度 (saturated electron drift velocity, cm/s)	1.0×10^{7}	1.0×10^{7}	2.0×10^{7}	2.0×10^{7}	2.5×10^{7}
電子移動率 (electron mobility, cm²/V/s)	1350	8500	500	1140	1000
電洞移動率 (hole mobility, cm²/V/s)	600	400	50	50	40
熔點 (melting point, °C)	1415	1238	> 1800 sublimes	>1800 sublimes	>1800 sublimes
莫氏硬度係數 (Mohs' hardness)	7	6-7	~9	~9	~9
最高工作溫度 (max. operating temp., ℃)	300	460	1240	4410	873
熱傳導係數 (thermal conductivity, W/cm/K)	1.5	0.5	3.0-3.8	4.9	4.9
楊氏係數 (Young's modulus, GPa)	75	190	203	211	448
Rel. Johnson's 優值, Z _j	1	7	1100	490	281
Rel. Keyes' 優值, Z _k	1	0.5	6.5	16.6	6.5

表 1. SiC、 Si 及 GaAs 的物理

及電子特性 比較。

* 平行於 c 軸量測的碳化矽在目前技術可以達到的壓力範圍內,並無法得其液態,其將在高於 1800 ℃ 的溫度昇華。

從機械的特性來看,碳化矽具有僅次於鑽石的 硬度,較矽為高的彈性係數、化學惰性、高熱傳導 係數、抗輻射及耐高溫的特性,使得基於碳化矽所 製作的微系統元件具有堅硬、強韌及可工作於高 溫、高輻射及高化學腐蝕的環境等優點。

由於碳化砂具有較矽更多的優點,因此有許多 碳化矽的應用相繼被提出。這些應用可以分為五大 類⁽²⁾:(1) 微結構,包含 X 射線光罩與隔膜,和特 殊微系統應用的微機械結構;(2) 光電元件,包含 以氮化物半導體元件成長的基材,如發光二極體和 紫外線感測器;(3) 高溫電子;(4) 輻射電子;(5) 高功率/高頻率電子。而多年來世界對碳化矽的研 究主要集中在以下幾個方面⁽³⁾:

- 高質量、低成本、低缺陷密度的單晶基材和薄 膜磊晶技術。
- 2. 高均匀的摻雜技術。
- 3. 高品質之金屬及碳化矽的接點。
- 4. 元件設計和加工技術。
- 5. 可靠度研究。

從 1959 年在 Boston 與 Massachusetts 舉行第一 次國際上關於碳化矽的會議後,全球即積極投入相 關研究。對碳化矽的研究除了美國外,前蘇聯及目 前的俄羅斯、日本、德國及瑞典都有國家型計畫及 重點研究群從事研究。最近國際上關於碳化矽的會 議有:碳化矽、三價-氦化合物和相關材料國際會 議 (International Conference on Silicon Carbide, III-Nitride and Related Materials, ICSCRM)及碳化矽和 相關材料歐洲會議 (European Conference on Silicon Carbide and Related Materials, ECSCRM)。下一次的 召開地點分別為 ICSCRM 2003 在法國⁽⁴⁾及 ECSCRM 2004 在義大利⁽⁵⁾。

二、碳化矽之晶格結構

碳和矽皆屬於 IV 族元素,每個原子最外層有四個價電子,用電子軌域來表示是 S²P²。當每一個 原子與其它原子形成鍵結時,S 軌域和 P 軌域的電 子會形成混成軌域,因而每一個原子可以與其四個



臨近的原子形成共價鍵。如圖 1(a) 所示為基本的 碳化矽單元:一個矽原子和四個碳原子結合,或一 個碳原子和四個矽原子結合,構成一個正四面體。 碳和矽原子間的鍵結大約有 88% 是共價鍵,其餘 的 12% 為離子鍵。又由於碳原子對電子的親合性 (electron affinity)較矽原子為大,因此在碳和矽的 鍵結上,矽原子為正電性,碳原子為負電性⁶⁶。

碳化矽的多型 (polytype) 原子結構可以六角柱 系統 (hexagonal system) 來解釋。當一層矽原子和 一層碳原子堆疊時稱之為碳一矽雙層 (siliconcarbon double layer)。將雙層與雙層間之相互位置 以 ABC 的符號標記時⁽⁷⁾,如以 ABCABC 的次序堆 疊時,將構成面心立方結構 (face-centered cubic structure);而以 ABABAB 次序堆疊時,將構成六 方最密堆積結構 (hexaganol close packed structure)。 當 ABC 或 AB 兩種基本晶體結構,以不同週期及 次序堆疊時,即構成碳化矽的多型。目前已有 170 種的多型碳化矽被發現。

就多型碳化矽的命名來看,最常使用的為

Ramsdell 提出的命名法[®]。其規則為依碳一矽雙層 堆疊週期的數目,再加上一個英文字母以表示其 Bravais 晶格的類型:如 C 代表立方體 (cubic)、H 代表六方體 (hexagonal)、及 R 代表菱形 (rhombohedral)。表 2 所列為三型常用之碳化矽: 3C-SiC、4H-SiC 及 6H-SiC。在 Ramsdell 命名系統 中所缺乏的層與層間的結構,可以 Jagodzinski 命 名法[®] 來補足:當有區域性立方體結構出現時,標 記為 k, 當有區域性六方體結構出現時, 標記為 h。所以,當碳化矽之堆疊次序為 ABCABC 時, 以 Ramsdell 命名法命名為 3C-SiC, 因其以三層堆 疊為週期,且為立方體結構。如以 Jagodzinski 命 名法命名時,則為kkk-SiC或(k)-SiC,因其週期性 的三層堆疊皆為區域性立方體。習慣上, 3C-SiC 又稱為 β-SiC,其為多型碳化矽中唯一屬立方體晶 格的結構。其餘非立方體晶格結構的多型碳化矽, 則統稱為 α-SiC。當碳化矽之堆疊次序為 ABCACBABCACB 時,因其碳一矽雙層以六層堆 疊為週期,除區域性立方體結構外,其亦含有區域

Ramsdell	ABC	Iagodzinski	% of	Space	No. of atoms
notation	notation	Jagouzinski	hexagonality	group	per unit cell
3C	ABC	(k)	0	$T_d^2(F\overline{4}3m)$	2
4H	ABAC	(hk) ₂	50	$C_{6v}^{4}(P63mc)$	8
6H	ABCACB	(hkk) ₂	33	$C_{6v}^{4}(P63mc)$	12

表 2. 三型常用之碳化矽之不同命名 法。

性六方體結構。所以在以 Ramsdell 命名法命名時 為 6H-SiC;如以 Jagodzinski 命名法命名時,則為 hkkhkk-SiC 或 (hkk)₂-SiC。目前研究上主要討論的 單晶碳化矽為 3C、4H 及 6H 型,其個別之原子結 構如圖 1(b) 所示。圖 1(c) 所示為此三型碳化矽之 碳-矽雙層在 (1120) 面上之分布位置。

三、單晶碳化矽之成長

雖然早在西元 1823 年 J. Jacob Berzelius 就發 現碳一矽 (Si-C) 鍵結的存在,但天然的碳化矽礦物 卻直到西元 1905 年才由 Moissan⁽¹⁰⁾ 於分析火山口 及殞石的礦物時發現,並將該礦物以他的名字命 名。由於在地球上僅存在極少的天然碳化矽礦物, 因此研究人員開始嘗試以合成的方式合成碳化矽。 重大的突破在於西元 1891 年,由 Eugene G. Acheson 將帶有高電流之石墨棒置入一含石墨、石 英砂及氯化鈉摻入劑之混合物中,並令該混合物於 近 2500 °C 熔融後降溫以得碳化矽。以 Acheson 法 所製作之碳化矽,其晶體結構不為單一型之碳化 矽,而為多種型混合的一種多晶且多型的碳化矽。 根據這種製程所製造的碳化砂,由於它的硬度僅次 於鑽石,因此廣泛應用於工業上的切割、研磨及抛 光上。

由於透過 Acheson 法所製出的碳化矽除了多晶 多型外,因其摻雜許多不純物,故無法應用於電子 元件之製造。在西元 1955 年 Lely⁽¹¹⁾ 以昇華製程 (sublimation process) 得到更高純度的碳化砂。其反 應爐管如圖 2(a) 所示,先將由 Acheson 法所製造 的碳化矽置於圓柱形的石墨反應爐管內壁上,之後 在碳化矽的內圓柱面再覆蓋以多孔隙石墨。將整個 反應爐管加溫至約 2600 °C, 使得碳化矽開始昇 華。氣態的碳化矽將由內部之多孔石墨擴散至反應 爐內,因反應爐內之溫度較低,使得氣態之碳化矽 開始凝結。由於其結晶的過程沒有控制,所以由 Lely 法所形成的碳化矽碎晶片為任意大小和形 狀。其成分約含有 80% 的 6H 型晶體結構,其餘依 次為 4H 及 15R 的晶體結構。由於其不規則的晶片 大小及多晶多型的晶格,使得由 Lely 法所製造出 的碳化矽晶片,僅限於晶種或基底的應用。

真正被廣泛應用在商業上的單晶碳化矽長晶法 是由 Tairov 和 Tsverkov⁽¹²⁾ 於 1978 年所提出的改良



圖 2.碳化矽長晶系統示意圖。(a) Lely 法, (b) 改良 Lely 法。



圖 3. 兩吋雙面拋光單晶負型 6H-SiC 晶圓,其為淡 藍色之透明晶體,於 6H-SiC 晶圓下的為 4 吋 單晶矽晶圓。

Lely 法 (modified Lely process)。其方法為於 Lely 法中使用碳化矽晶種來控制碳化矽晶格的成長。如 圖 2(b) 所示,於圓柱形的石墨反應爐內,將欲昇 華的碳化矽粉末置於爐底,其上方放置所欲成長晶 格方向之晶種。將反應爐加溫至大約 2300 °C,使 得碳化矽粉末昇華並依照晶種的晶格方向結晶於晶 種上。長晶的速率隨反應爐的溫度、壓力、溫度梯 度及碳化矽粉末和晶種的距離⁽¹³⁾ 而變,藉由控制 長晶的溫度和晶種的方向,將可得到某一型之單晶 碳化矽晶柱。

目前世界上占有長晶領導地位的為美國 Cree 公司⁽¹⁴⁾,其所擁有的產品有正型 (*p*-type) 及負型 (*n*type) 的 6H 及 4H 型碳化矽晶圓,其中 4H 型碳化 矽晶圓為 2 吋,而 6H 型碳化矽晶圓則為 3 吋。世 界上其他可提供單晶碳化矽晶圓的公司有 Sterling Semiconductor⁽¹⁵⁾、SiCrystal⁽¹⁶⁾ 及 Okmetic⁽¹⁷⁾等公 司。僅管 3C-SiC 的載子移動率較 4H 及 6H 為高且 為等向性,但目前商業上仍無單晶 3C-SiC 晶圓的 生產,其僅可透過化學沉積 (chemical vaper deposition) 的方式於單晶矽上磊晶。圖 3 所示為商 業上可購得之 2 吋雙面抛光、負型 6H-SiC 晶圓。 無摻雜之碳化矽為透明無色之晶體。如摻雜為負 型,其色澤將介於藍綠色間;如摻雜為正型,則色 澤為褐色。 目前碳化矽長晶的目標在於微導管 (micropipes) 密度的減少⁽¹⁸⁾。相較於正常結晶之碳化矽,微導管 為較深色、微小管狀之孔穴。其大小介於數十奈米 至數微米,長度沿著六角柱系統的 c 軸成長,嚴重 時甚至可貫穿整個碳化矽晶柱。如此的微導管,如 位於一個功率元件的接面部分,將破壞該元件之電 壓阻隔能力,進而影響整個元件的壽命及良率。因 此,消除微導管為以單晶碳化矽晶圓製造大面積元 件或高密度積體電路之首要課題。目前研究上對於 微導管的成因仍不明確,商業上可得之碳化矽晶 圓,其微導管密度為 10-100 cm⁻² 不等。在研究上 已有微導管分布密度小於 0.1 cm⁻² 的碳化矽晶圓。

四、碳化矽之製程

以下將針對碳化矽常用之半導體製程做介紹。

1. 高溫氧化

碳化矽為唯一可透過高溫氧化製程生成二氧化 矽的化合物半導體材料 (compound semiconductor material),其由二氧化矽和碳化矽所形成的介面, 可取代以矽為基材的電子元件,如金屬氧化半導體 場效電晶體 (metal oxide semiconductor field effect transistor, MOSFET)、電荷耦合元件 (charge-coupled device)、雙極性電晶體 (bipolar transistor)、非揮發 性記憶體 (nonvolatile memory)等。除二氧化矽和 碳化矽所形成的介面外,二氧化矽尚可用於離子佈 植時的遮罩、元件的保護層、決定碳化矽的晶向或 碳化矽表面的處理等用途。

無論碳化矽的乾式或溼式高溫氧化,其製程和 矽的高溫氧化製程相同。通常於開放式、電阻式加 熱的石英爐管中進行。其氧化的溫度介於 850-1250 ℃ 之間;但由於碳化矽的氧化速度非常慢, 所以在高於 1000 ℃ 的環境下進行氧化是比較有效 率的。在 1150 ℃ 氧氣流量為 1 L/min、且通過 90 ℃ 的去離子水條件下,6H 型碳化矽的碳面 (Cface)氧化速率約為 47 nm/min,而其矽面 (Si-face) 的氧化速率約為 8 nm/min。在高溫氧化後,如以 氫氣或氧化氮於同樣溫度下退火 30 分鐘,將會得 到較佳的 C-V 曲線或較少的介面狀態 (interface state)^(19,20)。以氧化層的品質來說,負型較正型碳化 矽品質好; 矽面較碳面品質好。

不同型之碳化矽在相同的氧化條件下,具有不 同的氧化速率,其於(0001) 矽面的氧化速率隨著 區域性六方體晶體結構比例的減少而增加。而 (0001) 碳面的氧化速率對此則並無太大差異。除此 之外,即使同一相的碳化砂,其氧化速率對晶格方 向有相當高的非等向性。一般而言,碳面的氧化速 率較矽面的氧化速率快約 5-7 倍。因此可以高温 氧化的速率判斷碳化矽的型及面⁽²¹⁾。由於在氧化過 程中, 矽和氧產生二氧化矽留在碳化矽上, 而碳則 必須擴散出,以和氧形成氧化碳離開碳化砂。因此 在不同條件下,於碳化矽所形成氧化矽的成分並不 一樣;尤其在氧化矽和碳化矽的接面上將存在碳元 素⁽²²⁾,此碳元素的存在將增加介面的表面狀態,使 得金氧半 (MOS) 結構的品質惡化。因此如何控制 氧化條件以得高品質之氧化層,為發展碳化矽元件 的關鍵性製程。

僅管碳化矽的氧化層存在碳、矽、氧化合物, 但以氫氟酸蝕刻該氧化物的時候,其蝕刻速率和矽 透過高溫氧化所生成二氧化矽的蝕刻速率相當:在 H₂O:HF(50%)=50:1 室溫下約為 0.1 nm/s⁽²³⁾。因 此在對碳化矽氧化層的蝕刻上可使用和蝕刻矽氧化 層一樣的製程。

2. 離子摻雜

因為在溫度 1800 °C 以下,所摻雜之原子在碳 化矽內的擴散率很低 (例如在 1500 °C 下,氦原子 於碳化矽中的擴散率小於 10⁻²⁰ cm²/s⁽²⁴⁾),所以無法 以熱擴散 (thermal diffusion)的方式對其進行摻雜, 只有離子佈植 (ion implantation)為可行的方法。由 於碳化矽的再結晶 (recrystalization) 很難,所以在 離子佈植時,應儘量將佈植時所造成的晶格損傷減 到最小,以達到高的電性活化。於 600-800 °C 的 高溫下進行佈植,可有效降低離子佈植時所造成的 損傷⁽²⁵⁾。因其可同時對晶格間因進行離子佈植時 所受到的傷害,以同時退火的方式進行恢復。一旦 摻雜物以高能量植入於碳化矽之晶格內,該摻雜原 子將位於晶格的間隙,其需透過所謂的「活化 (activation)」過程,來使所植入之摻雜原子和碳化 矽產生鏈結,進而產生電性上的改變。通常活化過程是在介於1000至1700℃的高溫及惰氣環境(如氯氣)中進行。

對正型碳化矽的掺雜,硼和鋁是常用之元素。 由於在 2300 °C 下,鋁在碳化矽的固體溶解度為 1.1×10²¹ cm⁻³,較硼的 1.5×10²⁰ cm⁻³ 為高⁽²⁰⁾,因此 在需要高度掺雜時,鋁是較佳的選擇。目前幾乎所 有透過離子佈植而形成的正型碳化矽二極體都是以 鋁為掺雜原子。在 90-200 keV 的佈植能量下,實 驗上的投射範圍 (projection range) 為 0.08-0.38 µm。如果需要較深的投射範圍,可以硼原子進行 佈植。由於硼原子質量較鋁原子輕,因此以它對碳 化矽進行佈植時,其對碳化矽晶格之損傷較小,且 在相同的佈植能量下,其投射範圍為碳鋁原子的兩 倍⁽²⁷⁾。在摻雜後的電性活化上,其活化的百分比隨 退火溫度的提高而上升。鋁原子在 1800 °C 時達到 100% 電性活化,而硼原子在 1720 °C 時達到 100% 的電性活化⁽²⁸⁾。

對負型碳化矽的摻雜,因氦有較低的游離能, 所以可應用較廣泛的摻雜原子。於室溫佈植時,當 摻雜劑量高於4×10¹⁵ cm⁻²時,將造成佈植表面的 碳化矽完全非晶化 (amorphization)。這時即使佈植 完後在1500 °C 下退火,其所遭受破壞的晶格亦無 法完全恢復。如果於高溫的條件下摻雜 (如 800 °C),由離子佈植所造成的晶格破壞將減少。在佈 植完後的退火,亦可將受破壞的晶格修復至接近原 始狀況⁽²⁵⁾。在佈植完後的退火,即使於室溫下進行 佈植,只要摻雜劑量少於2×10¹⁴ cm⁻²時,其電性 可以被完全活化。Kimoto⁽²⁹⁾ 指出,如果退火溫度高 於 1500 °C 時,對摻雜氦原子的碳化矽其電性的活 化將有顯著的提升:於500-800 °C 以4×10¹⁵ cm⁻² 的劑量進行氮離子佈植後,在1500 °C 下進行退 火,可得542 Ω/□ 的低片電阻值 (sheet resistance)。

3. 金屬/半導體接點

在應用碳化矽為電子元件的半導體材料前,必 須先具備穩定特性的金屬/半導體接點。金屬與碳 化矽間的接點,須被控制的特性有:介面層的均匀 性、在高溫 (~600 °C) 工作時的穩定性及 Schottky 能障高度 (Schottky barrier height, SBH)。金屬/半

導體接點包含歐姆接點 (ohmic contact) 及 Schottky 接點 (Schottky contact)。SBH 決定金屬/半導體接 點的好壞:好的歐姆接點需要低的 SBH,而好的 Schottky 接點則需要高的 SBH。由於 SBH 對形成 好的金屬/半導體接點,因此如何控制 SBH 乃成 為半導體的研究課題。在控制 SBH 上有兩個理 論:一個為 Schottky-Mott 限制 (limit),另一個為 Bardeen 限制。前一個限制說明 SBH 由金屬的功函 數 (work function) 及半導體的電子親和性 (electron affinity) 所決定,因此選擇不同功函數的金屬可以 決定不同的 SBH。Bardeen 限制則說明半導體的表 面狀態 (surface state) 將決定 SBH; 如果半導體的 表面狀態密度過高,將使表面之 Fermi 位階 (level) 發生「夾擠 (pinned)」。在實際上, SBH 和金屬功 函數的關係常介於 Schottky-Mott 和 Bardeen 限制 之間。除此之外,接點間(金屬和半導體間)的化 學反應亦需考慮。因化學反應所生成的介面結構將 影響表面狀態,進而影響到 SBH。

在碳化矽表面化學及高溫的處理上,在高於 800 ℃ 的溫度上退火 15 分鐘後,將在矽面產生富 碳之表面,此富碳表面將使 SBH 增高。而此富碳 表面將隨退火溫度的增高而提高,嚴重時甚至造成 石墨層之形成。為避免富碳表面之形成,可以降低 退火溫度,或於退火的同時加入含 Ga⁽³⁰⁾ 或 Si⁽³¹⁾之 氣流。於含 Ga 或 Si 氣流的環境中,碳化矽之氧化 層亦可同時被去除。一個無表面狀態的碳化矽清潔 方式為⁽³²⁾:將碳化矽分別於丙酮 (acetone)及甲醇 (methanol) 中清潔,再浸泡於高濃度的 HF 溶液中 30 秒,最後再以甲醇清潔,再於 850-950 ℃ 通 Si 流的環境中退火,可得去氧化層但富矽之碳化 矽表面。此富矽之碳化矽表面可再於 960-1160 ℃ 的超高真空 (ultra high vacuum) 環境下退火 1-2 分 鐘,即可得近於理想之碳化矽表面。

白金⁽³⁾ 和金⁽³⁾ 可以和負型碳化矽形成 Schottky 接點,由金所形成的 Schottky 接點具有 1.73 eV 的 SBH,比矽和砷化鎵高,因此可成為功率元件中具 有高崩潰電壓、耐高溫及低漏電流的 Schottky 二極 體。最早用於和負型碳化矽形成歐姆接點的金屬為 鉻和含有鐵或鎳的鉻合金。目前和負型碳化矽形成 歐姆接點上,鎳為應用最廣泛的金屬。在高於 900 [°]C 的環境下退火,可得到低於 9×10^{-6} Ωcm² 的接 點電阻⁽³⁵⁾。對正型碳化矽的 Schottky 接點和歐姆接 點的研究不似負型碳化矽多,在形成歐姆接點上, 鋁為常用的金屬,因其為碳化矽正型之摻雜金屬。 在 800 °C 10 分鐘的退火,可得到 $10^{-2} - 10^{-3}$ Ωcm² 間⁽³⁶⁾的接點電阻。

4. 蝕刻

在半導體元件製造上,蝕刻是一個很重要的技術。由於碳化矽對化學反應非常的遲鈍,於常溫下沒有任何的化學溶液可將其蝕刻。其化學蝕刻通常得在高溫的環境下進行,通過高溫氣體或熔融鹽來對其蝕刻⁽³⁷⁾。在高溫氣體蝕刻上,有氯氣及以氟為主的氣體。氫氣及氯化氫氣體也可於1350°C的高溫下蝕刻碳化矽。以熔融鹽蝕刻碳化矽通常在350-950°C的高溫下進行。可用於蝕刻碳化矽的鹽類有KOH、KClO₃、K₂CO₃、K₂SO₄、KNO₃、Na₂B₄O₇、Na₂CO₃、Na₂O₂、NaNO₃、Na₂SO₄及NaOH等。通常高溫氣體蝕刻或是熔融鹽蝕刻主要是用來了解碳化矽之表面缺陷及不同型碳化矽之晶格。

由於上述的化學蝕刻需要高溫的環境,不適用 一般的光阻及保護層,因此很難應用於元件製作 上。目前常溫下可蝕刻碳化矽的有真空電漿 (vacuum plasma) 及電化學蝕刻 (electrochemical etching) 兩種方法。真空電漿蝕刻目前較廣泛應用 於碳化矽元件製作上,其又可分為電漿蝕刻及活性 離子蝕刻。電漿蝕刻包含:(1)使用射頻能量分離 活性氣體而產生電漿,(2)電漿和碳及矽因產生化 學反應,生成揮發物而造成蝕刻。在電漿蝕刻中, 以 CF₄ 為主的氣體,其蝕刻的效能比以 SF₆ 為主的 氣體差。Palmour⁽³⁸⁾ 指出 CF₄ 電漿在蝕刻碳化矽後 將產生一層 200-1500 Å 厚的黑色表面膜,此層膜 將阻止碳化矽的蝕刻,因此限制了蝕刻速度。而 Kelner⁽³⁹⁾的研究指出,使用 SF₆ 不似使用 CF₄ 一樣 會產生碳的再沉積,而阻礙進一步的蝕刻,因此效 果較好。活性離子蝕刻和電漿蝕刻相像,但多了物 理性的濺射,以去除碳和矽原子。這種蝕刻方式一 般認為比單純的電漿蝕刻好,因為它可以得到較高 的蝕刻速率。儘管在蝕刻後將存在富矽層,但它將 會被離子的撞擊而去除,所以並不會像電漿蝕刻一 樣,限制碳化矽的蝕刻速度。對碳化矽不同晶格方 向,其蝕刻速率亦不同⁽⁴⁰⁾,對 [0001] 面的蝕刻速率 將較 [0001] 面慢。對中、小功率之活性離子蝕刻 機而言,通常蝕刻速率將小於每分鐘 60 nm。近年 來以高功率之電感式耦合電漿活性離子蝕刻 (inductive couple plasma reactive ion etching, ICP-RIE) 配合 SF₆/O₂ 可得到 970 nm/min 之蝕刻速度 ⁽⁴¹⁾;而以 Helicon 反應器可以得到 1.35 μ m/min 之 蝕刻速率⁽⁴²⁾。

電化學為常溫下可對碳化矽進行溼式蝕刻之唯 一方法。將碳化矽連接於正極,負極為一白金片, 將碳化矽及白金片浸泡於氫氟酸的電解液中,即可 對碳化矽進行蝕刻。由於半導體的電化學反應需要 電洞 (hole) 的參與,對正型碳化矽而言,電洞為主 要載子,因此可直接將其通以正電壓,透過陽極氧 化 (anodic oxidation) 的方式將其氧化,其氧化物再被 氫氟酸溶解,而完成蝕刻程序。但對負型碳化矽而 言,由於電洞為少數載子,因此無法直接以陽極氧 化來對其進行蝕刻,而必須以紫外光對碳化矽照 射,以產生電子-電洞對。因光輔助所產生的電洞 對碳化矽產生陽極氧化,而可對其加以蝕刻。

另一種不透過紫外光而對負型碳化矽直接蝕刻的方式為將碳化矽加高正電壓,使其於崩潰電壓下工作而產生大量之電洞,即可使碳化矽氧化。由於以電化學的方式蝕刻碳化矽將產生多孔隙碳化矽(porous silicon carbide)結構,需再透過高溫氧化的

方式將該多孔隙碳化矽氧化,再以高濃度之氫氟酸 將此氧化層去除,即可得蝕刻之溝槽。圖4所示為 筆者實驗室以此法對負型碳化矽蝕刻所得之圓形凹 槽。由於殘存之多孔隙結構,使得蝕刻之表面有約 4 μm 之粗糙度。由此深蝕刻技術,又稱塊狀微機 械加工 (bulk micromachining),可使單晶碳化矽具 有微系統 (例如壓力感測器、加速度感測器等)的 應用。

五、碳化矽之應用

在介紹碳化矽製程之後,接著對目前以單晶碳 化矽所製成之微電子及微感測元件做介紹。

1. 微電子元件

理論上所預測的碳化矽電子元件將可工作於 800 ℃的高溫及 25 kV 的高電壓環境中,因此,大 部分以碳化矽製成之元件,係應用在功率電子元件 上,表3所列為一些功率電子元件所達到的規格。

由表 3 可知,由碳化矽所製成的功率電子元 件,如同前面所介紹,較以矽所製之功率電子元件 具有耐高電壓、高電流、高功率、低導通電阻、小 面積和高工作頻率等優點。舉例來說:一個工作於 25 kV 的 punch-through 二極體,如以碳化矽製作, 將需要 200 μ m 厚的電壓阻隔層 (voltage block-ing layer),其具有 5 × 10¹³ cm⁻³ 的摻雜濃度及大約 20 μ s 的高 階載子生命週期 (high-level carrier





圖 4. 以電化學蝕刻方式對 單晶 6H-SiC 作深蝕 刻,以得適於壓力感 測器之薄膜。(a) 蝕 刻之圓形凹槽,(b) 圓形凹槽底部之多孔 際碳化矽結構。 表3.以碳化矽所製出之功率電子元件(43)。

元件	特性
Diode	600 V, 60 A MPS 16 mm ²
	6.2 kV PIN
	3.85 kV Schottky
	$2.5 \text{ kV}, 40 \text{A PIN}, 20 - 40 \text{ mm}^2$
MOSFET	1.4 kV UMOS
	2.6 kV lateral DIMOS
	$1.8 \text{ kV}, 0.4 \text{ A vertical TIMOS}, 1 \text{ mm}^2$
	439 V, 1A ACCUFET, 2.2 mm ²
MESFET	f_{max} 50 GHz, 80 W CW at 3.1 GHz
SIT	400 W pulsed power at 1.3 GHz
JFET	1.8 kV, 1.5 A vertical device, 2.3 mm ²
IGBT	400 V, 1A p-channel device, 2 mm^2
BJT	1.8 kV, 2.5A, 1.4 mm ²
Thyristor	2.6 kV, 12 A GTO, 3.1 mm ²

lifttime);如以矽製作,則需要 2 mm 的電壓阻隔 層,其摻雜必須少於 10¹³ cm⁻³及生命週期約為 400 μs。如此可見碳化矽材料的優越性。然而碳化矽所 製成的元件,天生存在 2.8 V 的接面電壓 (junction voltage),和矽的 0.7 V 相較,明顯高出許多,所以 無法製作出低電壓控制之元件。

在 1985-1995 年間,最大量的單晶碳化矽的 應用為製作藍發光二極體。但由於碳化矽的能帶結 構為非直接能帶,因此其僅有小於 1% 的發光效 能,而為後來由 GaN 製出的藍發光二極體所取 代。目前的藍發光二極體使用藍寶石 (sapphire) 或 單晶 6H-SiC 作為成長 GaN 的基材。相較於以藍寶 石為基材所製作之藍發光二極體,以碳化矽為基材 的藍光二極體其特性較好。但其所需之驅動電壓較 高,為整合電路時的缺點。

在碳化矽積體電路的發展上,1994年由 General Electric 公司應用負通道 6H-SiC MOSFET 的技術製作出工作於 250-300°C 的第一顆單石運 算放大器 (monolithic operation amplifier)⁽⁴⁴⁾。Purdue 大學亦以碳化矽製出簡單之積體數位電路,如 RS 正反器、二進位計數器、半加法器等,且於 25-300°C 的環境中工作⁽⁴⁵⁾。由這些結果驗證了基於單 晶碳化矽高溫積體電路的可行性。

2. 微感測元件

基於碳化矽之微系統技術 (micro system technologies),較成熟的技術為矽晶圓上透過沉積或磊晶的方式得到非晶、多晶和單晶的碳化矽薄膜。碳化矽薄膜可利用乾蝕刻的方式進行蝕刻,或以表面微機械加工 (surface micromachining)的方式,製作出以碳化矽為結構之懸浮樑和共振結構⁽⁴⁶⁾。亦可於SOI 上的矽層,沉積單晶 3C-SiC,以形成類 3C-SiC on insulator 之結構,並以此 3C-SiC 作為壓阻,再以一般塊狀微機械加工將矽基底蝕刻出薄板結構,即製出可工作於 450 °C 高溫的壓力感測器⁽⁴⁷⁾。

碳化矽的壓阻效應 (piezoresistive effect) 於西 元 1968 年由蘇聯科學家量測出⁽⁴⁸⁾,並用於高溫應 變規 (strain transducer)⁽⁴⁹⁾上。由於早期長晶技術不 成熟,因此其所得之 *n*-type α -SiC 壓阻係數 π_{11} 隨 其摻雜濃度於 -7.1 到 -142×10^{-11} Pa⁻¹ 間分布。近 年來由美國 Shor⁽⁵⁰⁾以 Cree 公司之單晶 *n*-type 6H-SiC 量測其壓阻係數 π_{11} 分布於 -7.2 和 -6.02×10^{-11} Pa⁻¹之間。結合碳化矽的壓阻效應及前述之電化學 碳化矽塊狀微機械加工,即可製作於 500 °C 工作 的單晶 6H-SiC 壓阻式壓力感測器⁽⁵¹⁾。圖 5 所示為 筆者實驗室所製之單晶 6H-SiC 之壓阻式壓力感測 器。



圖 5. 筆者實驗室所製作之 4×4 mm² 之 6H-SiC 壓 阻式高溫壓力感測器,其背景為 1 歐分 (euro cent)。

由電化學蝕刻碳化矽後所產生的奈米級多孔隙結構,可增加碳化矽之表面積。再加上碳化矽耐高溫、難氧化的特性,為理想之氣體感測器材料。由 NASA 噴射實驗室 (Jet Propulsion Laboratory)所製的氣體感測器⁽⁵²⁾,可工作於 200-600 °C 之間,並辦別氣體中的碳氫化合物,因此可用於檢測引擎排放的氣體。其他基於碳化矽所製成之感測器尚有紫外線感測器、溫度感測器等,皆表現出其他半導體材料所無法達到的特性。相信隨著對碳化矽微系統技術的成熟,未來以碳化矽為材料的微感測器的應用將更為普及。

六、結論

單晶碳化矽展現其優異的材料特性,使其所製 之電子和感測器元件皆有耐高溫、高電壓及抗腐蝕 等特性,為下一代之半導體材料。隨著單晶碳化矽 長晶及磊晶技術的成熟,大尺寸及少缺陷密度的晶 圓已有商品可以購得,市場上亦有少量之碳化矽功 率電子元件的供應。如於 2001 年碳化砂、三價-氮化合物和相關材料國際會議上所預期,2005 年 將有 4 吋單晶碳化矽晶圓的生產,於 2015 年將視 市場需要,而有 6 吋或 8 吋晶圓的量產,且微導管 缺陷將成為歷史名詞。在大面積、少缺陷晶圓的基 礎上,將有更成熟之碳化矽製程及元件被開發。因 此大面積、高密度及多功能之碳化矽系統晶片 (system on chip, SOC) 在未來的實現是可預期的。

參考文獻

- 1. M.N. Yoder, IEEE Trans. Electron Deviices, 43, 10, 1633 (1996).
- Properties of Silicon Carbide, edited by Gary L. Harries Inspec (1995).
- 3. 郝躍,彭軍,楊銀堂,碳化硅寬帶隙半導體技術.
- International Conference on Silicon Carbide and Related Materials, Lyon, Franch, Oct. (2003). http://icscrm2003.inpg.fr/introICSCRM2003.htm
- 5. Vth European Conference on SiC and Related Materials, Bologna, Italy, Sept. (2004). http://ecscrm2004.imm.cnr.it/
- Landoldt Bornstein, Silicon Carbide, New Series III/22b (1985).
- C. Kittel, *Introduction to Solid State Physics*, 7th edition, New York : John Wiley & Sons, Inc. (1996).
- 8. R. S. Ramsdell, Am. Mineral. (USA), 32, 64 (1947).

- 9. H. Jagodzinski, Acta Crystallogr. (Denmark), 2, 201 (1949).
- 10. H. Moissan, C. R. Acad. Sci. Paris, 140, 405 (1905).
- J. A. Lely, Berichte der Deutschen Keramischen Gesellschaft e.V., 32, 229 (1955).
- 12. Y. M. Tairov and V. F. Tsvetkov, J. Cryst. Growth, 43, 209 (1978).
- D. L. Barrett, J. P. McHugh, H. M. Hobgood, R. H. Hopkins, P. G. McMullin, R. C. Clarke, and W. J. Choyke, *J. Cryst. Growth*, **128**, 358 (1993).
- 14. Cree Inc., http://www.cree.com.
- 15. Sterling Semiconductor Inc., http://www.sterling-semiconductor.com.
- 16. SiCrystal, AG. http://www.sicrystal.com.
- 17. Okmetic Inc., http://www.okmetic.com.
- J. Heindl, H. P. Strunk, V. D. Heydemann, and G. Pensl, *Phys. Stat. Sol.*, (a), **162**, 251 (1997).
- 19. N. N. Singh and A. Rys, Inst. Phys. Conf. Ser. No. 137, 325 (1993).
- G. Y. Chung, C. C. Tin, and J. R. Williams, et al., IEEE Eelectron Device Lett., 22 (4), 176 (2001).
- J. A. Powell, J. B. Petit, J. H. Edgar, I. G. Jenkins, L. G. Matus, W. J. Choyke, L. Clemen, M. Yoganathan, J. W. Yang, and P. Pirouz, *Appl. Phys. Lett.*, **59**, 2, 183 (1991).
- B. Horentz, H.-J. Michel, and J. Halbritter, J. Mater. Res., 9, 3088 (1994).
- M. B. Johnson, M. E. Zvanut, and O. Richardson, *Journal of Electronic Materials*, 29, 3, 368 (2000).
- 24. L. T. Kroko and A. G. Milnes, *Solid State Electronics*, **9**, 1129 (1966).
- W. Suttrop, H. Zhang, M. Schadt, G. Pensl, K. Dohnke, and S. Leibenzeder, *Amorphous and Crystallihne Silicion Carbide IV*, eds. C. Y. Yang, M. M. Rahman, and G. LL. Harris, Springer-Verlag, Berlin, 143 (1992).
- Y. D. Vodakov and E. N. Mokhov, *Silicon Carbide 1973*, eds.
 R. C. Marshall, J. W. Faust, Rr., and C. E. Ryan, University of South Carolina Press, Columbia (South Carolina), 508 (1974).
- A. Itoh, T. Kimoto, and H. Matsunami, *IEEE Eletron. Device Lett.*, **17**, 139 (1996).
- 28. T. Troffer, M. Schadt, T. Frank, H. Itoh, G. Pensl, J. Heindl, H.P. Strunk, and M. Maier, *Phys. Stat. Sol.* (a), **162**, 277 (1997).
- T. Kimoto, N. Inoue, and H. Matsunami, *Phys. Stat. Sol.* (a), 162, 263 (1997).
- 30. R. Kaplan and T. M. Parrill, Surf. Sci., 165, L45 (1986).
- 31. R. Kaplan, Surf. Sci., 215, 111 (1989).
- T. M. Parrill and V. M. Bermudez, *Solid State Commun.*, 63, 231 (1987).
- M. Bhatnagar, P. K. McLarty, and B. J. Baliga, *IEEE Electron Device Lett.*, 13, 501 (1992).
- T. Urushidani, S. Kobayashi, T. Kimoto, and H. Matsunami, Institute of Physics Conference Series, 137, Institute of Physics, 471 (1993).
- J. Crofton, P. G. McMullin, J. R. Williams, and M. J. Bozack, *Trans. 2nd Internat. High Temperature Electronics Conference*, Charlotte, NC (1994).

- S. Adams, C. Severt, J. Leonard, and S. Liu, *Trans. 2nd Internat. High Temperature Electronics Conference*, Charlotte, NC (1994).
- R. C. Marshall, J. W. Faust, and C. E. Ryan, *SiC 1973*, eds. R.
 C. Marshall, J. W. Faust, Rr., and C. E. Ryan, University of South Carolina Press, Columbia (South Carolina), 659 (1973).
- 38. J. W. Palmour, R. F. David, P. Astell-Burt, and P. Blackborow, *Mater. Res. Soc. Symp. Proc.*, **76**, 195 (1987).
- G. Kelner, S. C. Binarii, and P. H. Klein, J. Electrochem. Soc., 134 (1), 253 (1987).
- A. L. Syrkin, I. V. Popov, and V. E. Chelnokov, *Sov. Tech. Phys. Lett.*, **12**, 99 (1986).
- 41. F. A. Kahn and I. Adesida, Appl. Phys. Lett., 75, 2268 (1999).
- P. Chabert, N. Proust, J. Perrin, and R. W. Boswell, *Appl. Phys. Lett.*, **76**, 2310 (2000).
- C. M. Johnson, N. G. Wright, and M. J. Uren, et al., IEEE Proc.-Circuits Devices Syst., 148 (2), 101 (2001).
- 44. D. M. Brown, M. Ghezzo, J. Kretchmer, V. Krishnamurthy, G. Michhon, and G. Gate, *Trans. 2nd. Int. High Temperature Electronics Conf.*, Charlotte, NC XI-17-22 (1994).
- 45. W. Xie, J. Pan, J. A. Jr. Cooper, and M. R. Melloch, *Institute of Physics Conf. Series 141: Compound Semiconductors 1994*, 1 (1994).
- M. Mehregany and C. A. Zorman, *Thin Soild Films*, **355-356**, 518 (1999).
- 47. R. Ziermann, J. von Berg, E. Obermeier, F. Wischmeyer, E. Niemann, H. Mölller, M. Eickhoff, and G. Krotz, *Material Science and Engineering*, **B 61-62**, 576 (1999).
- I. V. Rapatskaya, G. E. Rudashevskii, M. G. Kasaganova, M. I. Iglithsin, M. B. Reifman, and E. F. Fedotova, *Soviet Physics-Solid State*, 9, 12, 2833 (1968).
- 49. I. V. Rapatskaya and G. E. Rudashevskii, *Measurement Techniques*, **6**, 771 (1968).

- J. S. Shor, L. Bemis, and A. D. Kurtz, *IEEE Trans. Electron Devices*, 41, 661 (1994).
- 51. R. S. Okojie, A. A. Ned, and A. D. Kurtz, *Sensors and Actuators*, A66, 200 (1998).
- V. Shields, M. Ryan, R. Williams, M. Spencer, D. Collins, and D. Zhang, Presented at the 6th International Conference on SiC and Related Materials, Kyoto, Japan, Sept. (1995).

張煒旭先生畢業於國立交通大學電子工程系,現就讀於 國立交通大學電子工程研究所博士班。

黄宇中先生為德國柏林工業大學博士,現任職於國立交 通大學電子工程系教授。

林稔杰先生畢業於國立交通大學電子工程研究所,現就 讀於國立交通大學電子工程研究所博士班。

Wei-Hsu Chang received his B.S. in the Department of Electronics Engineering at National Chiao Tung University. He is currently a Ph.D. candicate in the Institute of Electronics at National Chiao Tung University. Yu-Chung Huang received his Ph.D. at University of Technology Berlin, Germany. He is currently a professor in the Department of Electronics Engineering at National Chiao Tung University.

Ren-Jie Lin received his B.S. in electronics engineering at National Chiao Tung University. He is currently a Ph.D. candicate in the Institute of Electronics at National Chiao Tung University.