

突破半導體製程維度限制新契機—二維材料

New Opportunities to Break Through the Dimensional Limitations of Semiconductor Manufacturing-2D Materials

魏崇倫、林麗娥、莊子右、陳維鈞

Chong-Lun Wei, Claire Lin, Tzu-Yu Chuang, Wei-Chun Chen

一、前言

由於半導體製程技術來到奈米等級 (nanoscale)，電晶體裡的原子數量開始愈變愈少、科技逐步走進量子 (quantum) 層級，使得半導體微縮製程的腳步逐漸放慢，因此近年一直有摩爾定律 (Moore's law) 終將走到盡頭的疑慮，半導體製造業將迎來尺寸微縮的物理極限。電晶體主要由材料、製程及元件結構三個基本元素所組成。為了延續摩爾定律，在積體電路 (integrated circuit, IC) 成千上萬道製程中，製程的調整及精進是隨時在發生的。例如元件結構上的創新，從原先閘極 (gate) 在通道層 (channel) 的上方，改為到通道的上下兩側 (fin field effect transistor, FinFET)，到最後變為通道被閘極所全部包覆 (gate all around, GAA)。除此之外，科學家亦從材料的改變及創新著手，尤其應用在電晶體最為關鍵的通道層上，透過操縱材料的新物性或利用材料的新結構，找出與矽相同甚至更好的性能材料來開創新的發展方向。厚度僅原子等級，擁有導電性佳、高強度、可調電子結構等優異特質的二維材料 (two dimensional material)，像是石墨烯 (graphene)、過渡金屬硫化物 (transition metal dichalcogenides, TMDs) 被視為突破物理極限且優於矽等傳統半導體材料的潛力之星。

二、積體電路中的靈魂—電晶體

現代生活的舒適便利主要是靠半導體所驅動，像是手機、電腦、智慧家電等。我們把手機、筆電拆開來看，可以看到整排印刷電路板 (printed circuit board, PCB) (如圖 1(a) 所示) 上面都有許多大大小小不同功能的「積體電路」。積體電路主要是將電的主動元件 (二極體、電晶體) 與被動元件 (電阻、電容、電感) 縮小以後，製作在矽晶圓或砷化鎵晶圓上，再將許多電路 (circuit) 元件堆積 (integrated) 起來。而積體電路四周像蜈蚣長腳一樣，是為了固定在電路板上讓積體電路間可以彼此合作。我們以處理器為例，積體電路的邊長大約 20 毫米 (如圖 1(b) 所示)。打開積體電路黑色的板子，中間的小方塊就是積體電路的本體—晶片

(chip)，而晶片上面密密麻麻的元件稱為「電晶體 (transistor)」，晶片邊長大約 10 毫米 (mm) (如圖 1(c) 所示)，電晶體邊長大約 100 奈米 (nm) (如圖 1(d) 所示)。

實際上，電晶體不是一塊簡單的半導體，而是由不同類型的金屬和半導體所組成的立體結構。其結構形式有非常多種，而現在受到廣泛使用的場效電晶體 (field-effect transistor, FET)，是利用輸入電壓產生電場的場效應，來改變半導體的電導率，以控制電流輸出。以「金屬氧化物半導體場效電晶體」(metal oxide semiconductor field effect transistor, MOSFET) 為例 (詳見圖 2)，包含了閘極 (gate)、汲極 (drain) 和源極 (source) 三個端點；當對閘極施加電壓時，電子才會由源極通向汲極。閘極的控制決定了電流是否通過，好比水龍頭控制水流開關，當我們打開上面的開關 (gate) 時，水會從供水的源頭 (source)，經過水管通道 (channel)，再從水龍頭出口 (drain) 流出來 (詳見圖 3)。

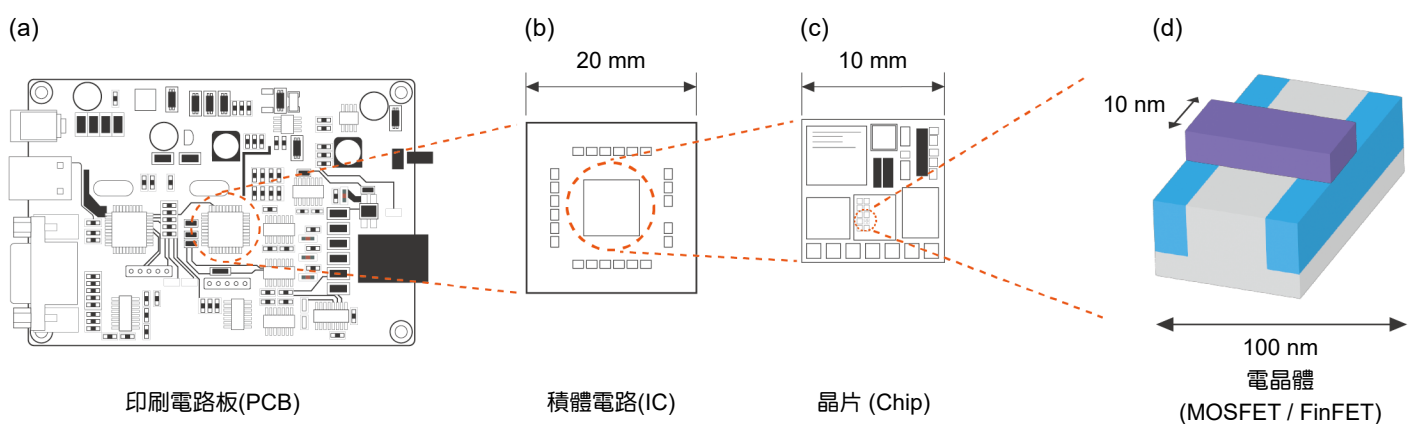


圖 1. 積體電路中晶片與電晶體的大小與結構。

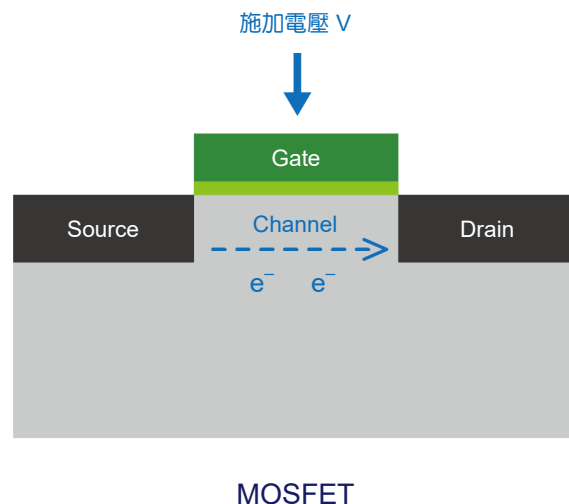


圖 2. 金屬氧化物半導體場效電晶體 (MOSFET) 結構。

只是這些像水龍頭的電晶體跟電腦、晶片有什麼關係呢？在數位電路裡都是「二進位的世界」，一切事物都會用 0 和 1 來表示，像是文字、照片、影片等。沒有電壓施加在閘極上，電子就無法通過，形成 0 的訊號；在閘極上施加電壓時，電子就會從源極經過通道再從

場效電晶體開關原理

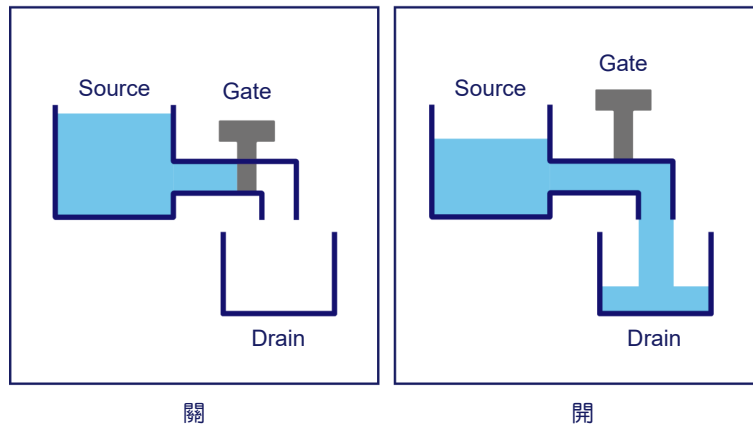


圖 3. 場效電晶體 (FET) 輸入電壓產生電場的示意圖。

汲極流出，形成 1 的訊號。因此電晶體的「關和開」，就對應到數位世界裡的「0 和 1」，透過電晶體，我們便能成功地搭起數位世界與現實世界的橋樑。因此在積體電路上，一顆顆的電晶體運作時，即可以表示一連串的 0/1 數列，再經過複雜的翻譯後，就變成影片、照片及許多訊號。一張照片的位元數就至少幾百萬個，因此每顆晶片上都有為數驚人的電晶體以及相當複雜的電路設計。

晶片誕生後，每年都以驚人的速度進步，單一晶片上能放入的元件數量越來越多。1962 年由美國無線公司 (Radio Corporation of America, RCA) 製作的實驗晶片只有 16 個電晶體，到了 2022 年，手機裡一個晶片，就擁有數十億到數百億的電晶體。⁽¹⁾ 英特爾創辦人之一的摩爾 (Gordon Moore) 在 1965 年便已大膽預測，同樣面積的積體電路晶片上，可容納的電晶體數目，大約每隔 18 個月會增加 1 倍，至此成為現代大家所知曉的稱為摩爾定律。

三、電晶體的結構種類

MOSFET 主要是以元件微小化為最大重點。元件縮小後，由元件所構成的電路或晶粒面積也可以隨之縮小，那麼同樣面積的晶圓可以生產的晶粒數量就會增加，如此一來每一個晶片的製造成本就會降低。同時元件變小了，在同樣的晶片面積上就可塞入更多的元件，就可以增加更多的功能，或是提供更大的設計空間來提升晶片內電路的效能。製程持續微縮後，電晶體的面積不斷被縮小、通道長度也縮短時，這讓閘極和下方通道的接觸面積變少，就越來越難控制下方的電子是否要通過。因此，當電荷在閘極沒有施加電壓時，也會從源極漏到汲極，就會產生漏電現象，好比把手機、電腦關機時他們還一直在耗電。同時伴隨而來的是焦爾效應產生的熱，這兩個主要的負面效應就稱為短通道效應 (short channel effect)。

原本的電晶體結構已無法滿足電性的需求，於是又開發出鱗式場效電晶體 (fin field effect transistor, FinFET)，從平面結構的電晶體改成立體結構的通道形狀。FinFET 相較於傳統的 MOSFET，它將源極和汲極從原本的平面往上拉高成像魚鱗的形狀 (FinFET 的 Fin 即是在形容像魚鱗的外觀)，而原本的閘極則直接包覆住中間高起的通道。用閘極將通道的兩面或三面包起來，這樣的設計大幅增加閘極和通道的接觸面積，閘極的控制能力也隨之加強，

就如同原本只能在很短的水管上施加很大的壓力才能關起來，現在我們將水管做的比較薄後，輕輕從兩邊用手一捏就可以關住水流了，因此大幅改善漏電流的問題。⁽²⁾

FinFET 可大幅改善電晶體尺寸縮小時因短通道效應所造成的漏電流，減少了電晶體在關閉狀態下的功率損耗。由於手持式智慧產品的流行，電子產品不須一直插著電源線，更是依賴電池提供電力運作，因此對於電路晶片的低功率損耗要求極嚴，這也使得半導體業者一直朝向低功率元件的目標持續開發新一代的電晶體。於是透過幾何結構的解決方法，像是閘極全環場效電晶體 (gate all around FET, GAAFET)、多橋通道場效電晶體 (multi bridge channel FET, MBCFET) 等將通道包得更密實等方式應運而生。但也有從利用二維材料做通道的先天優勢端著手改善的。由於電子在二維材料中運動，少了另一維度運動所造成的碰撞，因此在電場的作用下，可以有較快的移動速度，而提高導電率。只是僅有原子層厚度的二維材料，在元件的製作技術發展上仍有許多需要克服的地方，下文將介紹渴望延伸摩爾定律的二維材料的優點特性及製作困難。

四、突破摩爾定律極限－二維材料

如圖 4 所示，原子透過不同的鍵結方式，可以形成許多不同構型的物質，例如：不與其它原子鍵結的單原子物質 (如 He 氦氣、Ne 氖氣，等惰性氣體)、與其它原子鍵結如雙原子物質 (如 O₂ 氧氣、CO 一氧化碳)、鍵結超過 2 個原子以上的多原子物質可以依幾何構型分成線型結構 (如 C₂H₂ 乙炔)、單層平面結構 (如 Graphene 石墨烯、WS₂ 二硫化鎢)，以及立體結構 (如 Si 單晶矽)，其中以單層原子平面結構的物質就是目前科學界的研究主流－二維材料 (two dimension materials)。在科學研究的過程中，科學家透過計算預測二維材料的存在，但從熱力學的觀點單層原子的平面二維結構受溫度影響是無法穩定存在。⁽³⁾ 在 2004 年英國曼徹斯特大學 (The University of Manchester, UoM) A. K. Geim 教授研究團隊⁽⁴⁾，利用膠帶黏貼剝離石墨的方法，獲得單層原子石墨烯的平面二維結構，證實二維材料可以穩定存在，此項科學突破在 2010 年榮獲諾貝爾物理學獎桂冠殊榮！

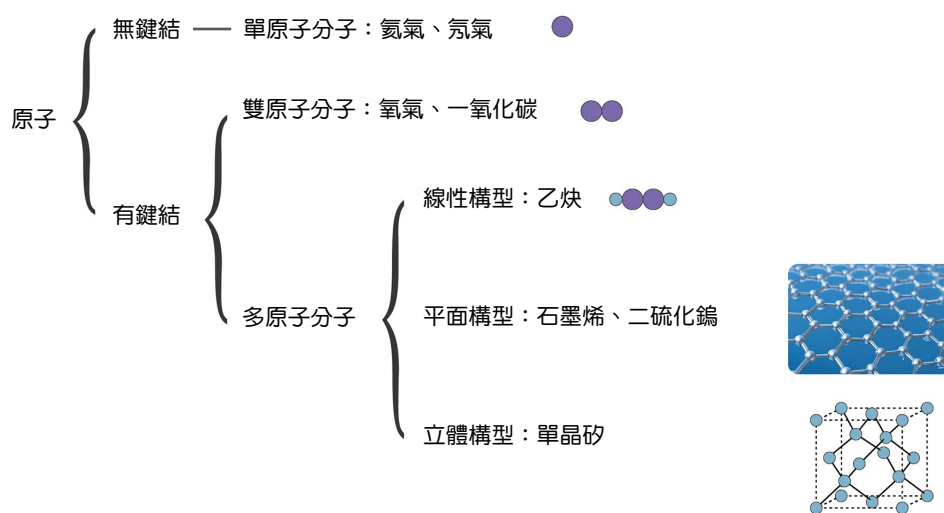


圖 4. 原子多樣態的鍵結方式示意圖。

自從科學界成功分離出單層原子石墨烯，對於石墨烯的各項研究席捲整個科學界，石墨烯的特性也被一一驗證出來，包含：最薄材料、導電度與熱傳率最高、電子遷移率最快、機械強度最高等各項物理特性之最。接著我們來看二維材料是如何進到半導體的視野，如圖 5 所示，當半導體通道 (channel) 從平面結構電晶體 (PlanarFET) 走向鱗式場效電晶體 (FinFET) 結構，半導體製程技術節點可微縮至 22 nm 以下，目前半導體製程技術要推升至 2 nm 以下製程時，半導體製造大廠都將希望放在閘極全環電晶體 (GAAFET) 製程技術⁽⁵⁾，透過改變半導體通道製程方式來推進半導體技術節點看似順利，但是，科學界普遍認為當半導體元件微縮至 1 nm 以下將面臨材料的物理極限—短通道效應，亦即微量電荷穿過通道，導致元件發生漏電流的現象⁽⁶⁾，找尋新的通道材料成為延續莫爾定律的一道曙光，因此科學家將目光投向具高平整度、單層原子厚度與高電子遷移率的二維材料⁽⁷⁾，石墨烯作為二維材料的代表，卻因為它的導電性太好屬於類金屬，無法像半導體具有能隙 (bandgap) 可以調節電荷移動，無法應用在半導體元件上。⁽⁸⁾

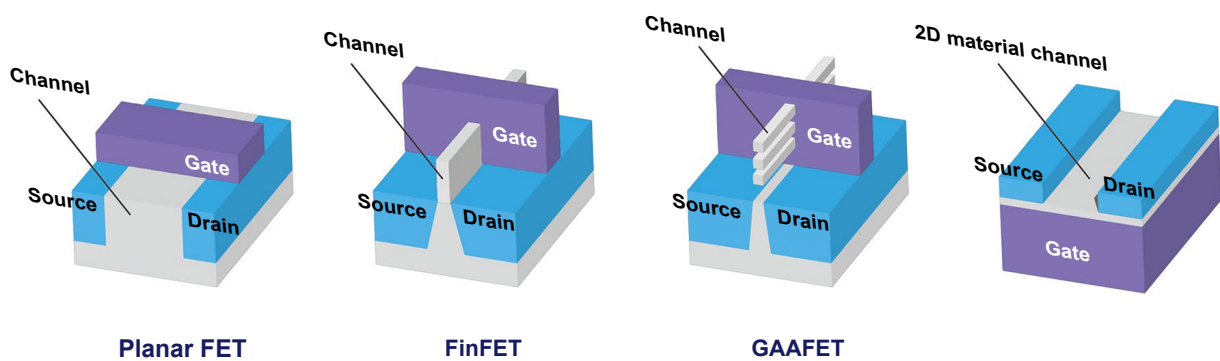


圖 5. 半導體元件結構示意圖。

經過一段時間研究，科學家發現過渡金屬硫族化合物其特性是具有能隙的半導體，因此 TMDs 的二維材料成為半導體材料研究的顯學，在 TMDs 二維材料家族中二硫化鉬 (MoS_2)、二硫化鎢 (WS_2)、二硒化鉬 (MoSe_2) 與二硒化鎢 (WSe_2) 都是熱門的研究材料⁽⁹⁾，目前研究顯示 MoS_2 與 WS_2 最適合做為半導體元件通道，相較於閘極全環電晶體 (GAAFET) 製程技術，二維材料本質為單層原子薄膜，其薄膜上、下層之間的作用力為微弱的凡德瓦力 (Van der Waals Force)，而且沒有未鍵結的懸空鍵 (dangling bond)，因其具有高電荷遷移率、電荷阻礙性低 (電荷不會被二維結構散射或捕捉)，有望將半導體製程微縮更推進一大步，但是，目前將 MoS_2 與 WS_2 成長為高品質大面積的二維材料仍是一大挑戰，此外，將成長好的二維材料轉移到元件上，以及二維材料表面不具懸空鍵，無法進行良好的電極接觸與閘極堆疊，這些都是未來將二維材料應用在半導體元件上需克服的困難。

國科會所揭櫫的《A 世代前瞻半導體技術專案計畫》⁽¹⁰⁾，其宗旨在於為下一個世代半導體產業所需的相關技術，由學術界領軍做超前部署。下一個世代的半導體技術勢必將進入了次奈米等級 (Angstrom, Å)，也就是原子的尺度。此專案計畫其中一個重點，就是開發二維材料為導電通道層 (channel) 的電晶體。而被譽為有機會突破物理極限的二維材料具有多項優越之特性，惟其結構品質一直以來為探測的難題，如何以非破壞的方式，精準分析半導體元件內各層超薄薄膜的晶體結構、界面型態與電子能帶，提供晶片材料特性與結構的設計基

礎，已成為次世代半導體技術需突破的關鍵技術之一。薄膜內的缺陷會導致電荷被束縛而增加元件的漏電現象，隨著半導體製程愈趨先進，積體電路對於缺陷的容忍度也越來越低，因此材料製程將進入原子尺度的精密調制與相應的檢測解析度。在國科會規劃架構下，國家實驗研究院台灣儀器科技研究中心(儀科中心)與國家同步輻射研究中心，共同進行國際級半導體相關科研設施建置，並採自行設計、自行組裝方式建置半導體應用所需臨場檢測設施與技術，期望為半導體產業在新穎材料開發、核心製程技術、缺陷分析等科技研究做出突破性貢獻，並增進我國半導體產業實力與全球競爭力。

五、結論

在 2019 年台積電運動會上，久未受訪的台積電創辦人張忠謀先生被媒體問及摩爾定律是否已走到盡頭時，他巧妙借用「山窮水盡疑無路，柳暗花明又一村」來形容摩爾定律的發展。不斷微縮電晶體結構所面臨物理極限所帶來的挑戰，可望從二維材料的特性另闢蹊徑。使用二維材料於電晶體的應用仍需要進行許許多多待解決的工程技術挑戰，儀科中心長期深耕半導體前瞻設備開發，以可應用於半導體先進製程之二維材料為主要目標，並擴展到其他二維材料異質結構的成長，同時結合自主開發半導體設備的優勢，支援新穎二維材料特殊物理、化學、光電等材料性質之研究需求，攜手產學研界共同突破半導體材料維度限制!!

參考文獻

1. 參見 TECH CHIP 科技洋芋片: <一次看懂半導體是什麼? 原來它比細胞還小, 還有好幾億個開關?! 半導體是如何幫助人類過好生活? > please refer to the website: <https://www.youtube.com/watch?v=ife-z2T9QLM>
2. <FinFET-摩爾定律的救世主> please refer to the website: <https://semiknow-official.medium.com/finfet-%E6%91%A9%E7%88%BE%E5%AE%9A%E5%BE%8B%E7%9A%84%E6%95%91%E4%B8%96%E4%B8%BB-b04b1a34d85b>
3. R. Wallace, Phys. Rev. 71, 622-The Band Theory of Graphite
4. A. K. Geim, "Graphene: Status and Prospects", Science, **324**, 1530 (2009).
5. <淺談先進電晶體: 新一輪晶片製程中, 誰勝出? 有何發展趨勢? > please refer to the website: <https://technews.tw/2022/01/21/the-development-trend-of-fet/>
6. <人類陷入「製程焦慮」, 但晶片真的越小越好嗎? > please refer to the website: <https://technews.tw/2021/06/11/is-the-chip-really-as-small-as-possible/>
7. <先進製程技術無止境的競逐! 挑戰物理極限的半導體元件材料在哪裡? > please refer to the website: <https://scitechvista.nat.gov.tw/Article/C000003/detail?ID=c49f0b92-d692-4948-80cc-340e6f735e31>
8. <二維材料在次奈米電晶體的應用> please refer to the website: <https://www.digitimes.com.tw/col/article.asp?id=3755>
9. <二維材料於半導體應用的現況及未來> please refer to the website: <https://www.digitimes.com.tw/col/article.asp?id=1298>
10. <從二維材料技術發展的觀點探討臺灣學研產業之前瞻發展及 Å 世代半導體專案計畫推動歷程研析> please refer to the website: <https://www.nstc.gov.tw/nstc/attachments/0c20540e-fb28-4cb1-8e0f-dcd9bcec1b3d>

作者簡介

魏崇倫先生為國立陽明交通大學料科學與工程學博士，現為國家實驗研究院台灣儀器科技研究中心助理工程師。

Chong-Lun Wei received his Ph.D. in the Department of Materials Science and Engineering from National Yang Ming Chiao Tung University. He is currently an Assistant Engineer at Taiwan Instrument Research Institute, NARLabs.

林麗娥女士為國立政治大學東亞所碩士，現為國家實驗研究院台灣儀器科技研究中心副工程師。
Claire Lin received her M.S. in the Graduate Institute of East Asian Studies from National Chengchi University. She is currently an Associate Engineer at Taiwan Instrument Research Institute, NARLabs.

莊子右先生為國立成功大學工業設計碩士，現為國家實驗研究院台灣儀器科技研究中心佐理工程師。

Tzu-Yu Chuang received his M.S. in Industrial Design from National Cheng Kung University. He is currently an Engineering Assistant at Taiwan Instrument Research Institute, NARLabs.

陳維鈞先生為國立陽明交通大學材料科學與工程博士，現為國家實驗研究院台灣儀器科技研究中心研究員。

Wei-Chun Chen received his Ph.D. in Materials Science and Engineering from National Yang Ming Chiao Tung University. He is currently a Researcher at Taiwan Instrument Research Institute, NARLabs.